

**Family list**

**1** family member for:

**JP2001179167**

Derived from 1 application.

**1 THIN FILM DEPOSITION METHOD**

Publication Info: JP2001179167 A - 2001-07-03

Data supplied from the *esp@cenet* database - Worldwide

**BEST AVAILABLE COPY**

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

014409932    \*\*Image available\*\*

WPI Acc No: 2002-230635/200229

XRAM Acc No: C02-070106

XRFX Acc No: N02-177396

Thin film formation, e.g. silicon group semiconductor and silicon oxide group insulator thin film on glass substrate, involves scattered application of coating liquid droplets on substrate to form liquid pattern

Patent Assignee: NEC CORP (NIDE )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2001179167	A	20010703	JP 99367548	A	19991224	200229 B

Priority Applications (No Type Date): JP 99367548 A 19991224

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2001179167	A		8 B05D-001/02	

Abstract (Basic): JP 2001179167 A

NOVELTY - Droplets of coating liquid are discharged scattering on a substrate (101) to form a liquid pattern (103). A thin film pattern (104) formed by solidifying the liquid pattern is crystallized by laser. Subsequently, the thin film pattern is oxidized or nitrided.

USE - Used in forming silicon group semiconductor thin film and silicon oxide group insulator thin film on semiconductor or glass substrate.

ADVANTAGE - Fluidity of coating liquid is harnessed to save raw material consumption. Process is optimized by eliminating photolithography and etching stages. A cost effective and high-performance semiconductor device can be manufactured by applying oxidation technique of coating film to the insulating thin film.

DESCRIPTION OF DRAWING(S) - The figure shows the sectional drawing of thin film formation method. (Drawing includes non-English language text).

Substrate (101)

Liquid pattern (103)

Thin film pattern (104)

pp: 8 DwgNo 1/7

Title Terms: THIN; FILM; FORMATION; SILICON; GROUP; SEMICONDUCTOR; SILICON;  
OXIDE; GROUP; INSULATE; THIN; FILM; GLASS; SUBSTRATE; SCATTERING; APPLY;  
COATING; LIQUID; DROP; SUBSTRATE; FORM; LIQUID; PATTERN

Derwent Class: L03; P42; U11

International Patent Class (Main): B05D-001/02

International Patent Class (Additional): B05D-007/00; H01L-021/208;

H01L-021/31; H01L-021/316

File Segment: CPI; EPI; EngPI

DIALOG(R)File 847:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

06951615    \*\*Image available\*\*

THIN FILM DEPOSITION METHOD

PUB. NO.:        2001-179167 [JP 2001179167 A]

PUBLISHED:      July 03, 2001 (20010703)

INVENTOR(s):    TANABE HIROSHI

APPLICANT(s):   NEC CORP

APPL. NO.:      11-367548 [JP 99367548]

FILED:          December 24, 1999 (19991224)

INTL CLASS:     B05D-001/02; B05D-007/00; H01L-021/208; H01L-021/31;  
                 H01L-021/316

ABSTRACT

PROBLEM TO BE SOLVED: To reduce the quantity of a raw material to be used by supplying raw materials previously selectively on a substrate and to simplify the manufacturing process by dispensing with a photolithography process and an etching process.

SOLUTION: This thin film depositing method for depositing a silicon based semiconductor film, a silicon oxide based insulating film and the like is composed of a process for depositing a liquid pattern 103 by discharging plural times a flowable raw material toward a prescribed direction as liquid drops 102, a process for depositing into a thin film pattern 10 by solidifying the liquid pattern 104 and a process for depositing into a crystallized film 106 by irradiating the thin film pattern 104 with laser. The manufacturing process is simplified and the quantity of the material to be used is reduced by dispensing with the lithography process and the etching process.

COPYRIGHT: (C) 2001, JPO

?

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-179167

(P 2 0 0 1 - 1 7 9 1 6 7 A)

(43) 公開日 平成13年7月3日(2001.7.3)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テーマコード (参考)
B05D 1/02		B05D 1/02	Z 4D075
7/00		7/00	H 5F045
H01L 21/208		H01L 21/208	Z 5F053
21/31		21/31	A 5F058
21/316		21/316	S
審査請求 有 請求項の数 6 O L (全 8 頁) 最終頁に続く			

(21) 出願番号 特願平11-367548

(22) 出願日 平成11年12月24日(1999.12.24)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 田邊 浩

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100096231

弁理士 稲垣 清

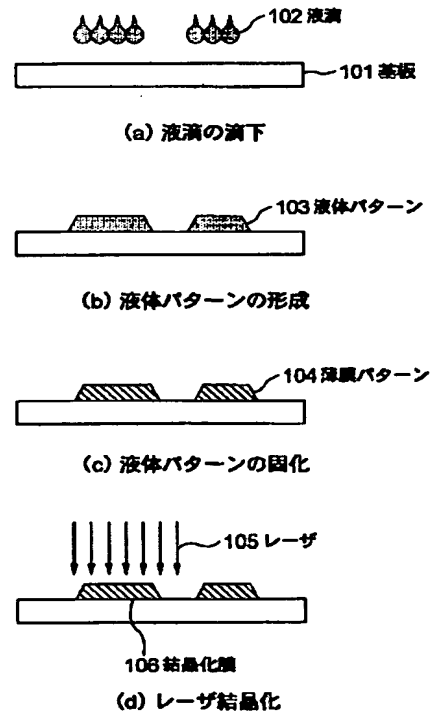
最終頁に続く

(54) 【発明の名称】 薄膜形成方法

(57) 【要約】

【課題】 原材料をあらかじめ選択的に基板上に供給することにより、使用する原材料の量を削減し、且つ、フォトリソグラフィ工程及びエッチング工程を省いて製造工程の簡略化を図る。

【解決手段】 流動性原料を液滴102として所定の方向に複数回吐出、飛翔させて選択的に基板101上に塗布し液体パターン103を形成する工程と、その液体パターン103を固化して薄膜パターン104に形成する工程と、薄膜パターン104にレーザを照射して結晶化膜106に形成する工程とから成る、シリコン系半導体膜及び酸化シリコン系絶縁体膜等を形成する薄膜形成方法。リソグラフィ工程及びエッチング工程の省略による製造工程の簡略化と使用材料の量の削減とを図る。



## 【特許請求の範囲】

【請求項 1】 流動性原料を選択的に基板上に塗布して所望のパターンを形成する工程と、該所望のパターンを基板上に固化して固化パターンを形成する工程とを有することを特徴とする薄膜形成方法。

【請求項 2】 前記所望のパターンを形成する工程は、液滴を吐出して飛翔させる工程を含む、請求項 1 に記載の薄膜形成方法。

【請求項 3】 前記固化パターン上を覆って酸化膜を全面に形成する工程と、該酸化膜及び固化パターンを研磨して所望の厚みの固化パターンを形成する工程とを更に有する、請求項 1 又は 2 に記載の薄膜形成方法。

【請求項 4】 流動性原料を選択的に基板上に塗布して所望のパターンを形成する工程と、該所望のパターンを基板上で再結晶化又は非晶質化する工程とを有することを特徴とする薄膜形成方法。

【請求項 5】 前記所望のパターンを形成する工程は、液滴を吐出して飛翔させる工程を含む、請求項 4 に記載の薄膜形成方法。

【請求項 6】 液体原料を基板上に塗布して薄膜を形成する工程と、該薄膜を酸化又は窒化する工程とを有することを特徴とする薄膜形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体基体や絶縁性基体上への半導体、絶縁体、導電体等からなる薄膜の形成方法に関し、特に、半導体基板やガラス基板上に、シリコン系半導体薄膜や、酸化シリコン系絶縁体薄膜等を形成するのに適した薄膜形成方法に関する。

## 【0002】

【従来の技術】今日までに幅広く普及してきた半導体素子、たとえばシリコン系 MOS デバイスでは、シリコンウエハー内部にその能動層を有し、熱酸化された表面酸化膜上にゲート電極を形成することにより、MOS (Metal-Oxide-Semiconductor: 金属-酸化膜-半導体) 構造を形成している。シリコンウエハー内部では、イオン注入法などを用いて局部的に不純物拡散層が制御されており、島状構造等の局所的な構造変化を用いる例は少ない。一方、シリコンウエハ上部に形成されるゲート電極や金属配線等は、所望の素子間の信号伝達を必要とするため、線状や島状等の所定のパターン形状に形成される。一般にこのようなパターン形成は以下のような手順で行われる。

【0003】 1) 基板全面に所望の薄膜を形成する、2) その表面にフォトレジストを塗布する、3) ステッパを用いて所望の領域を露光する、4) 露光領域を現像しフォトレジストパターンに形成する、5) フォトレジストパターンをマスクとして開口部に露出した薄膜をエッチングする、6) フォトレジストの剥離、洗浄を行う。

【0004】 上記のような方法では、例えば基板の全面

に作製した金属薄膜の不要部分をフォトリソグラフィ工程とエッチング工程とにより選択的に除去するものであり、材料が無駄となるばかりか、工程数が増加するなどの問題を有している。これらの課題を解決する手段としては、有機金属原料を用いたレーザ CVD 法などによって、局部的に金属薄膜を形成する手法が試みられている。

【0005】 さらに、SOI (半導体-酸化膜-絶縁体) デバイスの台頭や、アクティブマトリックス液晶ディスプレイに代表される大面積デバイスの実用化と共に、上述の配線金属材料ばかりでなく、能動層となるシリコン半導体層のパターン化が必要になってきた。たとえばアクティブマトリックス液晶ディスプレイに用いられるアモルファスシリコン薄膜トランジスタにおいては、1) シランガスを原料としたプラズマ CVD 法によるアモルファス窒化珪素、アモルファスシリコン膜の基板全面への形成、2) その表面にフォトレジストを塗布、3) ステッパを用いて所望の領域の露光、5) 露光領域を現像しフォトレジストパターンを形成、6) フォトレジストパターンをマスクとして開口部に露出したアモルファスシリコン膜をエッチング、7) フォトレジストの剥離、洗浄等の工程が順次実施される。

【0006】 上記工程も、不要部分をフォトリソグラフィ工程とエッチング工程とにより選択的に除去するものであり、材料の無駄や工程数が増加するなどの問題は、すでに述べた配線材料と同様である。しかも、上述の半導体素子が 6 インチ程度の基板から多数のチップが製造されるのに対し、ディスプレイ装置は、単体でも対角 20 インチといった大きさを有するため、除去により廃棄される薄膜の量も飛躍的に大きくなる。

## 【0007】

【発明が解決しようとする課題】 以上のような問題を解決する手段として、特開平 4-180624 号公報では、アモルファスシリコン薄膜の所望のパターン領域を再結晶化した後に、アモルファスシリコンと結晶性シリコンのエッチングレートの違いを利用して、アモルファスシリコン領域のみをエッチングし、結晶性シリコンからなるパターンを形成する技術が提案されている。このような方法を採用することによって、フォトレジストプロセスを省略できるという利点があるが、シリコン系薄膜が全面に形成された後に除去されるために、原材料を必要以上に消費するという問題は依然として残る。

【0008】 そこで、本発明は、フォトリソグラフィ工程及びエッチング工程の省略を可能にすると共に、使用する原材料の量を削減可能な薄膜形成方法を提供することを目的とする。

【0009】 本発明は、さらに、絶縁性薄膜及び導電性薄膜の双方の形成に共通技術を適用することによって、新しい半導体素子及び液晶素子の形成方法を提供することをも目的とする。

## 【0010】

【課題を解決するための手段】上記目的を達成するために、本発明は、以下の第1～第3の薄膜形成方法を提供する。

【0011】1) 流動性原料を選択的に基板上に塗布して所望のパターンを形成する工程と、該所望のパターンを基板上に固化して固化パターンを形成する工程とを有することを特徴とする薄膜形成方法。

【0012】上記第1の発明方法では、例えば液体原料の小滴を所定の方向に複数回吐出、飛翔させて基板上に液体原料を選択的に塗布することで、液体原料の所望のパターンを形成する。これによって、リソグラフィ工程とエッチング工程とを省略する。上記小滴の吐出及び飛翔には、液体原料を所定の方向に吐出する複数の吐出口及び原料液体の供給口を有する液滴吐出手段を用い、複数の液滴を同時に選択的に吐出することが好ましい。液滴吐出手段としては、液体原料の加熱による気化・体積膨張現象を利用したものや、 piezo素子等による機械的な振動によるものを用いることができる。

【0013】流動性原料としては、上述のような液体の他に、液体と微粒子の混合物、流動性の高い微粒子等を用いることができる。塗布後、固化工程前に形成したパターンが崩れないようにするために、基板上での液体の表面張力や、粘度を適当に調整する必要がある。固体微粒子を用いたような場合には、基板や固体微粒子をあらかじめ帯電しておくことによって、パターン崩れを防止できる。

【0014】形成される薄膜パターンの膜厚としては、例えば1  $\mu$ m程度の膜厚に制御することが好ましい。液滴の吐出及び飛翔によって所望の膜厚及びパターンサイズを得るためには、吐出口のサイズ、吐出圧力、基板又は吐出手段の移動速度等の条件を適切に制御する。所定膜厚以上の薄膜を形成した後に、研磨やイオンミリング等によってその厚みを小さくすることも出来る。また、固化工程では、熱による液体原料の乾燥、微粒子の溶融固化や化学反応による固体形成などを用いることができる。

【0015】2) 流動性原料を選択的に基板上に塗布して所望のパターンを形成する工程と、該所望のパターンを基板上で再結晶化又は非晶質化する工程とを有する薄膜形成方法。

【0016】上記第2の発明方法においても液滴の吐出及び飛翔を用いることが出来る。本発明方法における好適な態様では、液体原料を基板上で固化し非晶質薄膜や多結晶性薄膜を形成する。これらの薄膜にレーザ、電子ビーム、ランプ光等のエネルギービームを照射することによって、溶融再結晶化を促し非晶質薄膜の結晶化や多結晶薄膜の高品質化、単結晶化を実現できる。

【0017】3) 液体原料を基板上に塗布して液体パターンを形成する工程、該液体パターンを酸化又は窒化す

る工程とを有する薄膜形成方法。

【0018】液体原料の塗布は、基板全面に塗布することも、或いは、本発明の第1又は第2発明の方法によって所望のパターンに塗布することも出来る。液体原料として、一般式 $Si_nH_{2n+2}$  ( $n \geq 2$ )であらわされるような高次シランを用いると、純度の高いシリコン薄膜を得やすい。特にトリシラン $Si_3H_8$ 、テトラシラン $Si_4H_{10}$ およびそれ以上の高次シランは室温で液体であるため扱いやすい。シラン類は大気或いは酸化性雰囲気中で酸素と反応し易い、すなわち酸化されや易いという特徴があるため、高次シランを塗布した後に、酸化性雰囲気にさらすことによりシリコン酸化膜が形成される。スパイン塗布等の方法を用いた塗布後、酸化することにより酸化膜を基板全面に形成することができ、或いは、液滴により選択的に塗布した後酸化することにより選択的に酸化膜を形成する。

## 【0019】

【発明の実施の形態】図1～4を参照し、本発明の実施形態例に基づいて本発明を更に詳細に説明する。図1 (a)～(d)は、本発明の一実施形態例における薄膜形成方法の工程を順次に示す断面図である。まず、基板101上に液滴102を飛翔・付着させ(同図(a))、液体パターン103を形成する(同図(b))。パターンサイズ及び膜厚は、飛翔・付着される液滴の単位量、数によって制御される。液滴吐出手段を基板101に対して相対的に移動させる、或いは、基板101を液滴吐出手段に対し相対的に移動させることにより、基板101の表面に所望の液体パターンが形成できる。このように形成された液体パターンを加熱乾燥させることにより薄膜104を形成する(同図(c))。さらに、必要に応じてレーザ105を基板全面或いはその一部に照射することにより、結晶化膜106を形成する(同図(d))。

【0020】本実施形態例で用いられる液体として、一般式 $Si_nH_{2n+2}$  ( $n \geq 2$ )であらわされるような高次シランを用いると、純度の高いシリコン薄膜を得やすい。特にトリシラン $Si_3H_8$ 、テトラシラン $Si_4H_{10}$ およびそれ以上の高次シランは室温で液体であるため扱いやすい。ただし、大気或いは酸化性雰囲気中で酸素と反応し易いため、上記液滴の形成は窒素や不活性ガス雰囲気、或いは減圧雰囲気で行われることが望ましい。高次シランを用い、加熱により液体パターンを固化する工程では、シリコン原子に結合している水素原子を放出し、シリコン原子同士が無秩序に結合することによって固化する。有限な時間で固相成長が観測される約600℃以上の加熱・冷却工程を用いれば、より安定な結合状態で結合するため結晶性のシリコン薄膜が得られる。一方、液晶ディスプレイ基板といったガラス質基板を用いる場合には、処理温度を600～300℃程度或いはそれ以下に抑制する必要がある。300℃程度以下の熱処理を用いると、非晶質シリコンが形成される。低温の熱処理で結晶性シリコン薄膜を

形成するためには、エキシマレーザ (XeCl, KrF, XeF, ArF等) や、YAGレーザ、Arレーザ等を用いたレーザ再結晶化工程を応用する。この場合、ガラスのような低軟化点基板を用いた場合であっても、非晶質シリコンの結晶化を促すことが可能となる。

【0021】図2は液滴吐出手段を表す図である。図2(a)に吐出手段単体の断面図を示す。ノズル201には供給口204側から原料が供給される。例えば、テトラシランSiH<sub>4</sub>を用いた場合には、その1気圧下の沸点が108℃程度であるため、ヒータ202を120℃程度に加熱することにより、ノズル内のヒータ近傍の領域でテトラシランが気化し、体積が膨張する。吐出口203側は液体が抵抗なく流出できるため、気化・膨張による圧力によって吐出口付近にあった液体テトラシランが吐出・飛翔する。以上のようなノズルを複数個並べることで、液滴の供給を高速に行う。図2(b)はそのような構造を有する液滴吐出手段の斜視図である。ヒータ202の加熱を制御する駆動回路206が制御手段208に接続しており、それらは駆動回路基板205に保持される。なお、同図ではノズル201が1次元のアレイ状に配置されているが、ノズルアレイを2次元状に配置することにより、処理をより高速にすることも可能である。

【0022】液滴形成手段としては、図2に示した加熱による気化・体積膨張機構を利用した方法ばかりでなく、ピエゾ素子等を用いた機械的な圧力による噴出機構やスクリーン印刷や凹版印刷なども利用できる。流動性原料として、シリコン微粒子、酸化シリコン微粒子或いはそれらを溶媒に分散させたものを用いることで、シリコン薄膜、酸化シリコン薄膜を形成することができる。このような場合には、基板上に静電潜像を形成し、帯電した原料を用いて現像する。或いは、感光体上に形成した静電潜像を上記微粒子を用いて現像した後に、その微粒子パターンを基板上に転写する方法を用いてもよい。

【0023】図3に液体パターン形成装置の概略を示す。薄膜パターンが形成されるべき基板310は、ゲートバルブ306を介して搬送室305内に導入される。搬送には、図示しない搬送ロボットが利用される。基板310の導入後に、搬送室305内の雰囲気は窒素雰囲気置換される。置換後に、基板310はさらに第2のゲートバルブ306を介してプロセス室309内に導入される。プロセス室309内で基板310は基板ステージ310上に配置される。プロセス室309は、第3のゲートバルブを介して排気装置312に接続され、窒素導入機構又は不活性ガス導入機構と同時に制御される(図示せず)ことにより、雰囲気清浄化が図られる。基板上で適切なギャップを保ったまま吐出装置308が移動することにより、基板上に所望のパターンを形成する。さらに、プロセス室はレーザ導入窓307を有する。レーザ発振器301から光学素子302を介して供給されるレーザ光を基板310の表面に導入することにより、パターン化された薄膜の改質或いは結晶化を行う。

レーザ光についても光学素子群に移動手段303を設けることにより、基板全面へ照射される。図示してはいないが、レーザ光はビームホモジナイザ等を用いて空間的な強度が均一化されたものや、マスク等を用いて所望のビームパターンを有するものであってもよい。

【0024】図4は、上記実施形態例の液体パターン形成装置を他のプロセス装置と複合化した場合についてその平面図を示す。ロード/アンロード室C1、プラズマCVD室C2、基板加熱室C3、水素又は酸素プラズマ処理室C4、レーザ照射/塗布室C5がそれぞれゲートバルブGV1~GV6を介して(GV6は予備)、基板搬送室C7に接続されている。各プロセス室はガス導入装置gas1~gas7、排気装置vent1~vent7を具備している。ロード/アンロード室から導入された処理基板sub2、sub6は、基板搬送室に備えられた搬送ロボットによって各プロセス室に搬送される。レーザ照射/塗布室C5においては、図示しない塗布手段によって液体薄膜パターンが形成されたのち、加熱固化される。次に第一のビームラインL1、第2のビームラインL2のいずれか或いは両方を経て供給されるレーザ光を、レーザ合成光学装置opt1、opt2により整形し、レーザ導入窓w1を介して基板表面に照射する。

【0025】上記のような装置を用いることによって、プラズマCVD SiO<sub>2</sub>膜との積層構造などを作製する際に、基板の大気開放を防ぐことができるため、清浄な界面を形成することができる。

【0026】図5(a)~(d)を参照し第2の実施形態例について説明する。基板101上に液滴102を飛翔・付着させ(同図(a))、液体パターン503を形成する(同図(b))。パターンサイズは、飛翔・付着される液滴の単位量、数によって制御される。液滴吐出手段を基板に対して相対的に移動させる、或いは、基板101を液滴吐出手段に対して相対的に移動させることにより、基板101表面に所望の液滴パターン504を形成する。このとき、パターンサイズ及び膜厚の制御にあたり、液滴の粘性、基板上での表面張力、作製する島状膜のサイズ等を考慮して、十分にパラメータを設定する。ここで、所望の膜厚よりも厚い膜が形成され、或いは、図5(b)に示すように、パターン504を固化する際の断面形状において上面に凹凸が形成された場合には、その表面の平坦化工程が行われる。平坦化処理は、図5(c)に示すように、酸化膜505をその上部に形成し、次いで、化学的機械的研磨法により酸化膜と同時に固化パターン504の表面を研磨・除去することによって行う。さらに、必要に応じてレーザ105を基板全面或いはその一部に照射してもよい。平坦化手段としては、化学薬品によるエッチングや機械的な研磨法、イオンミリング法等、材料に応じて選択する。

【0027】次に図6及び図7を参照して本発明の第3の実施形態例について説明する。図6(a)~(d)は夫々、薄膜トランジスタ作製工程の一部を示す。適切な基



板カバー膜を堆積した基板101上に、液体原料を島状に塗布して薄膜パターン604を形成する（同図(a)）。次に、300℃での加熱・固化工程、レーザ再結晶化工程を経て結晶性シリコン膜605を形成する（同図(b)）。次いで、液体原料であるトリシラン（ $\text{Si}_3\text{H}_8$ ）膜606をスピンの塗布法で形成する（同図(c)）。スピン条件は所望の膜厚となるように設定する。塗布完了後に減圧酸素雰囲気下で温度600℃でアニールする。こうすることにより、トリシランが酸化され酸化膜607が形成される（同図(d)）。これによって、酸化膜607に被覆されたシリコン膜パターン605が形成される。次に、ゲート電極の形成、ソース・ドレイン領域への不純物注入、アニール、配線金属の形成等を経て薄膜トランジスタを形成する。

【0028】図7は、酸化膜を積極的に形成するための装置の概略断面図である。高周波電源RF1（13.56 MHz 或いはそれ以上の高周波が適する）から高周波電極RF2に電力が供給される。ガス供給穴付き電極RF3と高周波電極との間にプラズマが形成され、反応形成されたラジカルが、ガス供給穴付き電極を通り、基板が配置された領域に導かれる。原料ガスとして酸素を含むガスを用いることにより、基板sub2表面上に酸素ラジカルが供給される。このとき、平面型ガス導入装置RF4により、プラズマに曝すことなく別のガスを導入してもよく、シラン等を導入することによって酸化シリコン膜の形成も可能である。すなわち、酸化膜形成装置は、同図に示すように、排気装置ven2、ガス導入装置gas2、酸素ラインgas21、ヘリウムラインgas22、水素ラインgas23、シランラインgas24、ヘリウムラインgas25、アルゴンラインgas26を備えている。基板ホルダーS2はヒータ等により室温から500℃程度までの加熱が可能である。上記のような酸素ラジカル供給装置の形態としては上述のような平行平板型のRFプラズマCVD装置ばかりでなく、減圧CVDや常圧CVDといったプラズマを利用しない方法や、マイクロ波やECR（Electron Cyclotron Resonance）効果を用いたプラズマCVD装置を用いることも可能である。また、酸素の代わりに窒素を含む原料を用いることで窒化膜の形成も可能である。

【0029】また、上記のような手法は、高純度であり、1μm以上の厚い酸化膜の形成に適しているため、以下のような応用も可能である。薄膜トランジスタを用いたアクティブマトリックス液晶ディスプレイやイメージセンサが形成されるガラス基板は、アルカリ金属等を微量に含む。アニール工程やレーザ結晶化工程においてアルカリ金属等不純物が基板から活性層シリコンや絶縁膜、その界面に拡散することを防ぐために、基板カバー層が用いられており、そのカバー層用の酸化シリコン膜の作製法として適している。従来のCVD法による堆積等に比べプロセス時間を短縮できる。一方、半導体プロセスやアクティブマトリックスTFT-LCD等で用いられる層間絶縁膜は、その上部の平坦性が求められることが多い。

そのような応用においても、液体材料の塗布により平坦な表面が形成されるため、優れた代替手段となる。

【0030】以上、本発明をその好適な実施形態例に基づいて説明したが、本発明の薄膜形成方法は、上記実施形態例の構成にのみ限定されるものではなく、上記実施形態例の構成から種々の修正及び変更を施した方法も、本発明の範囲に含まれる。

#### 【0031】

【発明の効果】本発明の薄膜形成方法によると、流動性を有する原材料を選択的に基板上に供給することにより薄膜パターンが形成できるので、フォトリソグラフィ工程及びエッチング工程の省略によって製造プロセスの工程数が削減でき、また、使用する原材料の量の削減が実現できる。さらに、シリコン系薄膜については、塗布膜の酸化技術を本発明の薄膜形成方法で形成された絶縁性薄膜に適用することにより、低コストで高性能な半導体素子の形成が可能になる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施形態例に係る薄膜形成方法を順次に示す工程毎の断面図

【図2】（a）及び（b）は夫々、本発明方法で用いる単体の吐出装置の構造を示す断面図、及び、アレイ状に配置した吐出装置の構造を示す斜視図。

【図3】本発明方法で用いる液体パターン形成装置の模式的平面図。

【図4】本発明方法で用いる液体パターン形成装置を含む複合装置の平面図。

【図5】本発明の第2の実施形態例に係る薄膜形成方法を順次に示す断面図。

【図6】本発明の第3の実施形態例に係る薄膜形成方法を順次に示す断面図。

【図7】第3の実施形態例で使用する酸素ラジカル供給装置の模式的断面図。

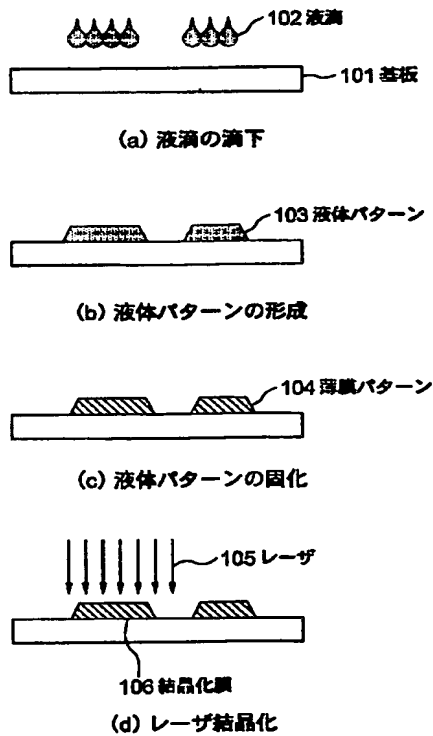
#### 【符号の説明】

- 101：基板
- 102：液滴
- 103：液体パターン
- 104：固化パターン
- 105：レーザ
- 106：結晶化膜
- 201：ノズル
- 202：ヒータ
- 203：吐出口
- 204：供給口
- 205：駆動回路基板
- 206：駆動回路
- 207：供給手段
- 208：制御手段
- 301：レーザ発振器
- 302：光学素子

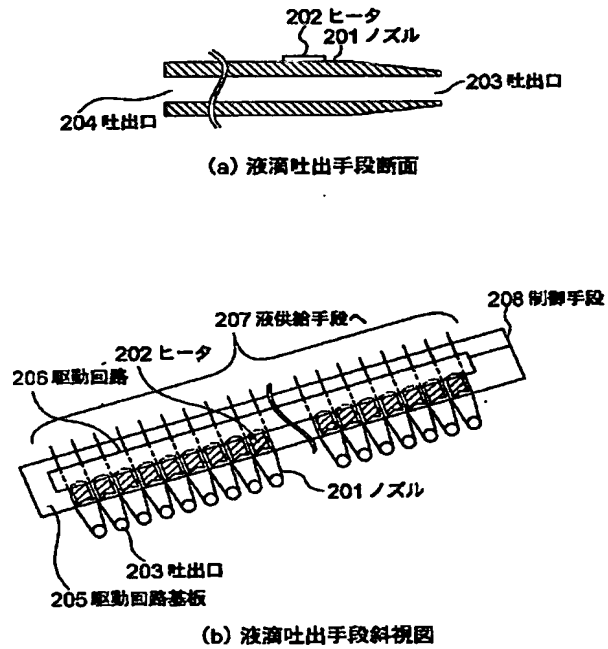
303 : 移動手段  
 304 : 光路  
 305 : 搬送室  
 306 : ゲートバルブ  
 307 : レーザ導入窓  
 308 : 吐出装置  
 309 : プロセス室  
 310 : 排気装置

311 : 基板ステージ  
 312 : 排気装置  
 504 : 薄膜パターン  
 604 : 液体パターン  
 605 : 薄膜パターン  
 606 : トリシラン膜  
 607 : 酸化膜

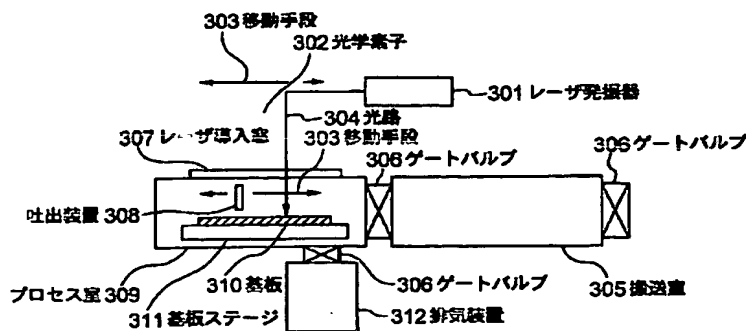
【図1】



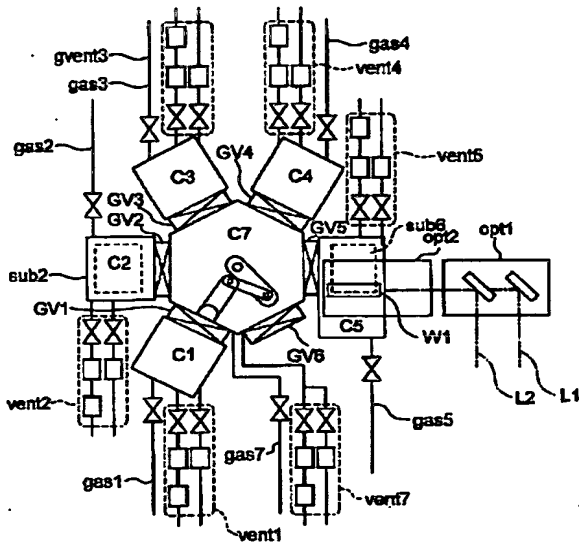
【図2】



【図3】

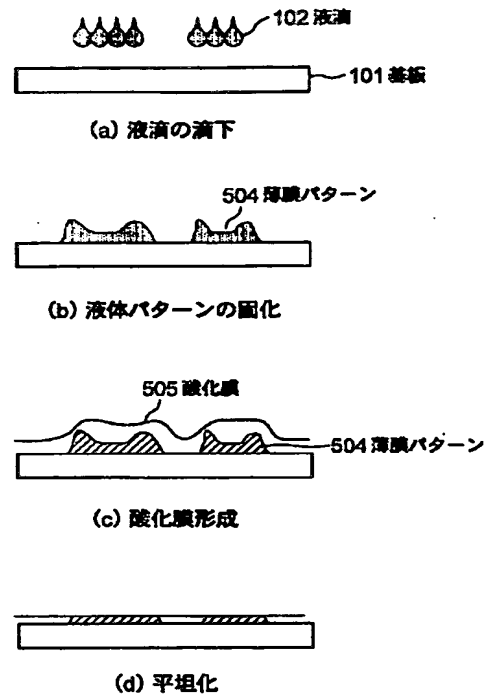


【図4】

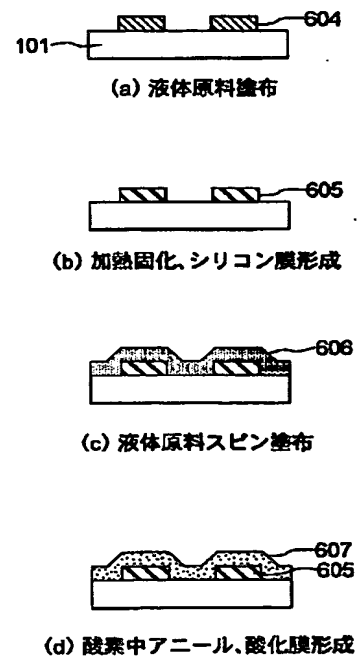


C1 ロード/アンロード室  
 C2 プラズマCVD室  
 C3 基板加熱室  
 C4 水素プラズマ処理室  
 C5 レーザ照射室  
 C6 基板搬送室  
 C7 中央処理室  
 GV1~GV6 ゲートバルブ  
 W1 レーザ導入窓  
 L1 第1のビームライン  
 L2 第2のビームライン  
 opt1 レーザ合成光学装置  
 opt2 レーザ照射光学装置  
 gas1~gas7 ガス導入装置  
 vent1~vent7 排気装置  
 sub2, sub6 処理基板

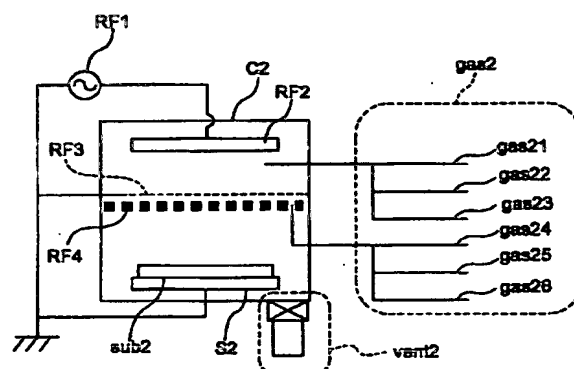
【図5】



【図6】



【図7】



C2プラズマCVD室  
 RF1高周波電極  
 RF2高周波電極  
 RF3ガス供給穴付き電極  
 RF4平面型ガス導入装置  
 sub2基板  
 S2基板ホルダー  
 vent2排気装置

gas2ガス導入装置  
 gas21酸素ライン  
 gas22ヘリウムライン  
 gas23水素ライン  
 gas24シランライン  
 gas25ヘリウムライン  
 gas26アルゴンライン

## リモートプラズマCVD

フロントページの続き

(51) Int. Cl.<sup>7</sup>  
 H 0 1 L 21/316

識別記号

F I  
 H 0 1 L 21/316

ターマコード (参考)

C  
 B

F ターム (参考) 4D075 AA04 BB02Z BB72Z BB92Z  
 CA47 DA06 DB13 DB14 DC22  
 EA45  
 5F045 AB03 AB32 AC01 AC11 BB01  
 BB08 BB16 CA15 EB02 EB20  
 HA16 HA17 HA24  
 5F053 DD01 FF01 GG02 HH01 LL10  
 PP20 RR05 RR13  
 5F058 BA20 BB04 BB07 BC02 BC08  
 BF23 BF46 BF73 BF74 BG01  
 BG02 BG04 BH03

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**